

**PLEC DE PRESCRIPCIONS TÈCNIQUES PER A LA CONTRACTACIÓ DEL SUBMINISTRAMENT D' UN SISTEMA DE PROTOTIPATGE RÀPID DE CONTROLADORS DIGITALS I "HARDWARE IN THE LOOP" PER AL DEPARTAMENT D'ENGINYERIA ELECTRÒNICA, ELÈCTRICA I AUTOMÀTICA DE LA UNIVERSITAT ROVIRA I VIRGILI.**

**1.- Objecte del contracte:**

L'objecte del present contracte és el subministrament d'un sistema 'hardware' i del 'software' associat per la realització de prototipatge ràpid de controladors digitals i de 'hardware-in-the-loop' per al Departament d'Enginyeria Electrònica, Elèctrica i Automàtica de la Universitat Rovira i Virgili.

Necessitats administratives: El projecte DPI2010-16084 contempla la compra d'un hardware que acceleri les simulacions de les plantes a dissenyar i a regular, la implementació ràpida dels seus controladors digitals i la utilització d'aquest 'hardware' com a substitutiu d'algunes parts del sistema. Aquest conjunt de 'hardware' i 'software' associat no està actualment disponible per al grup de recerca i facilitarà molt la tasca d'anàlisi per simulació i desenvolupament experimental de les diferents tasques a realitzar per portar a bon terme el desenvolupament d'aquest projecte.

Codi de productes per activitats (CPA): 26.20.91

**2.- Característiques Tècniques:**

Els requeriments mínims que ha de complir la plataforma hardware i el software associat són els següents:

Característiques del Hardware:

- Arquitectura paral·lela multiprocessador amb execució FPGA.
- La mateixa plataforma hardware ha de servir per realitzar prototipatge ràpid de control i, amb el software adequat, també ha de permetre el seu ús com "hardware-in-the-loop".
- Ha d'estar construït amb components COTS (Commercially available Off-The-Shelf), més concretament, basat amb processadors d'última generació utilitzats en els PC's comercials i plaques mare disponibles al mercat.
- El sistema ha de ser escalable i ampliable. Ha de poder millorar el rendiment al integrar plaques mare i processadors més potents utilitzats disponibles al mercat. També ha de permetre la integració de plaques de connexió d'Entrades i Sortides d'altres fabricants que puguin ser connectades a un PC.
- La interfície amb el hardware del simulador serà un PC, al qual estarà connectat via ETHERNET.
- La plataforma hardware del simulador ha de funcionar amb un sistema operatiu en temps real comercial (QNX o Linux temps real).

Entrades i Sortides:

- Les E/S han de ser programables i poder ser connectades a qualsevol senyal de simulació.
- Targeta d'Entrades/Sortides basada en FPGA, reconfigurable per l'usuari per implementar funcions específiques.



- Generació de PWM, resolució 10 ns, freqüència 100 kHz.
- 16 sortides analògiques
  - o 1 convertidor DAC de 16 bits per canal.
  - o Capacitat de sortida simultània.
  - o 1 MS/s max ratio d'actualització per canal.
  - o Sortida estàndard de +/- 10 mA amb protecció contra curtcircuit.
  - o Rang de tensió de sortida +/- 16 V.
  - o Slew Rate de 15 V/ $\mu$ s.
- 16 entrades analògiques
  - o 16 canals d'entrada diferencials amb el seu convertidor A/D particular de 16 bits.
  - o Capacitat de mostreig simultani.
  - o Fins 400 kS/s de raó d'actualització per canal.
  - o Rang de tensió de +/- 5 V fins +/- 100 V.
  - o Precisió de +/- 5 mV.
  - o Condicionament de senyal i filtre antisolapament integrat i configurable.
  - o Memòria flash de paràmetres de calibratge.
- 32 entrades digitals i 32 sortides digitals
  - o S'han de poder llegir totes simultàniament. Ratio de 5 Mhz.
  - o Han de poder-se agrupar en paral·lel per simular un bus.
  - o Filtres configurables per l'usuari.
  - o Rang de tensió d'entrada entre 5-24 V amb corrent màxim  $I_{max} = 100$  mA.
  - o Han d'estar aïllades optoelectrònicament i tenir protecció contra curt\_circuit.

#### Característiques del software:

- Interfície gràfica de programació, usant blocs, diagrames de flux i diagrames d'estat. Ha de disposar de blocs per utilitzar totes les utilitats del sistema, incloent els blocs per la utilització de la placa FPGA d'Entrades/Sortides.
- Compatibilitat amb models amb format Simulink que siguin compatibles amb la Real-Time Workshop i amb llenguatge de programació C.
- El simulador ha de poder funcionar en temps real pur i en mode de simulació off-line. En el cas de simulacions off-line ha de permetre la seva utilització per diferents usuaris a través d'una connexió d'Internet .
- Ha de permetre una execució distribuïda i en paral·lel de tots els models, inclosos els models MATLAB-SIMULINK.
- Permetrà la utilització d'eines de generació de codi en els processadors FPGA inclosos en el hardware. Aquest codi ha de poder interactuar amb el sistema d'Entrades i Sortides de la màquina per la implementació de lleis de control ràpides.
- La interfície gràfica ha d'incloure objectes sofisticats com ara oscil·loscopis virtuals amb les mateixes característiques d'un oscil·loscopi real.
- El sistema ha de permetre la visualització i enregistrament de dades en temps real i de manera simultània al càlcul.
- Que podemos trabajar con frecuencias hasta 10 Khz (con ejecución sobre CPU) y pasos de cálculos de 8-10 us

- Ha d'incloure funcionalitats d'observació i d'alarma relacionades amb el temps d'execució.
- Possibilitat d'incorporar tècniques d'interpolació i 'solvers' en temps real per SimPower Systems. Disponibilitat de 'solvers' i models específics d'electrònica de potència per temps real, que aprofiti l'arquitectura específica del hardware.
- En pas d'integració fixe ('fixed time step') ha de poder detectar o generar successos('events') que no estiguin sincronitzats amb el pas d'integració ('time step'). En simulació en temps real ha de permetre treballar amb freqüències fins 10 kHz amb pas d'integració de menor o igual a 10  $\mu$ .
- Instal·lació, posada en marxa i curs de formació a les instal·lacions de Tarragona .

**3.- Pressupost i existència de crèdit:** El pressupost màxim de licitació és de trenta cinc mil euros (35.000,00 EUR), IVA EXCLÒS ( quaranta-un mil tres-cents euros - 41.300.00 IVA INCLÒS).

L'import d'aquesta contractació s'imputarà a les aplicacions pressupostàries:

7200004-7021-62602  
4500272-2011-64062302

**4.- Termini de lliurament:** 2 mesos

**5.- Lloc de lliurament:** Grup d'Automàtica i Electrònica Industrial, Laboratori 4 Plantes Pilot, Av. Paisos Catalans, 26 s/n Tarragona CP: 43007, telf. 977 559622 enric.vidal@urv.cat

**6.- Terminis de garantia:** 1 any

**7.- Servei postvenda / manteniment:** L'empresa ha de disposar de servei tècnic oficial i es tindrà en compte el temps de resposta davant avaria.

Ei/La responsable de la compra/responsable científic/a

Dr. Enric Vidal Idiarte  
Dept. Enginyeria Electrònica, Elèctrica i Automàtica  
IP projecte DPI2010-16084  
Tarragona, 5 de maig de 2011

Vist i plau  
Ei/La director/a del Departament